

# 基于 FPGA 的三相可控硅电源数字触发电路的设计

夏长远, 舒兴胜, 孟月东, 沈 洁

(中国科学院 等离子体物理研究所, 合肥 230031)

**摘要:**介绍了基于 FPGA 的数字移相触发电路, 主要应用于三相可控硅整流和逆变电路。该电路以 FPGA 为基础, 产生的触发脉冲宽度:  $T_w > 1.6\text{ms}$ , 脉冲电流峰值:  $I_c > 400\text{mA}$ , 各相脉冲不平衡度  $< 1^\circ$ 。试验结果表明, 该电路产生的触发脉冲稳定性好, 相序自适应, 抗干扰能力强。

**关键词:**现场可编程门阵列; 可控硅; 数字移相; 仿真

**中图分类号:** TM919; TN78    **文献标识码:** B    **文章编号:** 1001-1390(2007)08-0057-03

## Design of three-phase supply power of thyristor trigger circuit based on FPGA

XIA Chang-yuan, SHU Xing-sheng, MENG Yue-dong, SHEN Jie

(Academy of Science of China, Institute of Plasma Physics, Hefei 230031, China)

**Abstract:** A digital phase-shifted trigger circuit based on FPGA is introduced in this paper, which can be used for three-phase supply power of thyristor rectification and inverter circuit. The width and the peak current of pulse that the circuit generated can be over 1.6ms and 400mA, and unbalance between pulses is less than  $1^\circ$ . The result of experiment showed that trigger pulses are very stable and it has better anti-jamming and great phase sequence self-adapting.

**Key words:** FPGA; thyristor; digital phase-shifted; simulation

### 0 引言

数字移相触发器是可控硅电源的一个核心控制部件, 其性能的优劣直接关系到整个可控硅电源的性能指标。传统的可控硅电源触发电路常采用模拟脉冲触发电路, 它使用多个模拟元件 (如 TC787 芯片或 KJ009 芯片), 外围电路比较复杂, 给调试和安装带来了不便, 而且产生的脉冲稳定性不好。随着数字移相技术的迅速发展, 出现了以 FPGA 为核心的移相触发电路, 其支持在系统编程, 调试比较方便, 且不需要同步变压器。实验证明, 该电路产生的脉冲稳定性好, 抗干扰性强。

### 1 可控硅电源移相触发原理

图 1(a) 给出可控硅电源三相全控桥整流电路, 它由 6 只可控硅组成, 其中  $VT_1, VT_3, VT_5$  组成共阴极组,  $VT_4, VT_6, VT_2$  组成共阳极组, 共阴极组和共阳极组的 2 只可控硅相互换流, 在电源的一个周期内获得 6

次换流的脉动波形。三相全控桥式整流电路在任何时刻必须保证有两个不同组的可控硅同时导通才能构成回路, 换流只在本组内进行, 每隔  $120^\circ$  换流一次。由于共阴极组和共阳极组的换流点相隔  $60^\circ$ , 所以每隔  $60^\circ$  有一个可控硅换流, 同组内每个可控硅的触发脉冲相位差为  $120^\circ$ , 而相邻两脉冲的相位差是  $60^\circ$ , 可控硅触发脉冲顺序见图 1(b)。

该数字移相触发电路的系统结构如图 2 所示。控制电压经过 V/F 转换器得到的脉冲作为计数脉冲。在 FPGA 中使用 10 位计数器对其计数来控制触发脉冲的移相角, 脉冲频率越高计数器计数时间就越短, 移相角就越小, 这样通过控制电压的变化来实现触发脉冲的移相, 移相角的范围约为  $0 \sim 150^\circ$ 。图 2 中的  $G_1, G_2, G_3, G_4, G_5, G_6$  分别为六只可控硅的触发极。

#### 1.1 V/F 转换器的实现

图 3 是 V/F 转换电路。V/F 转换器是利用 CD4046

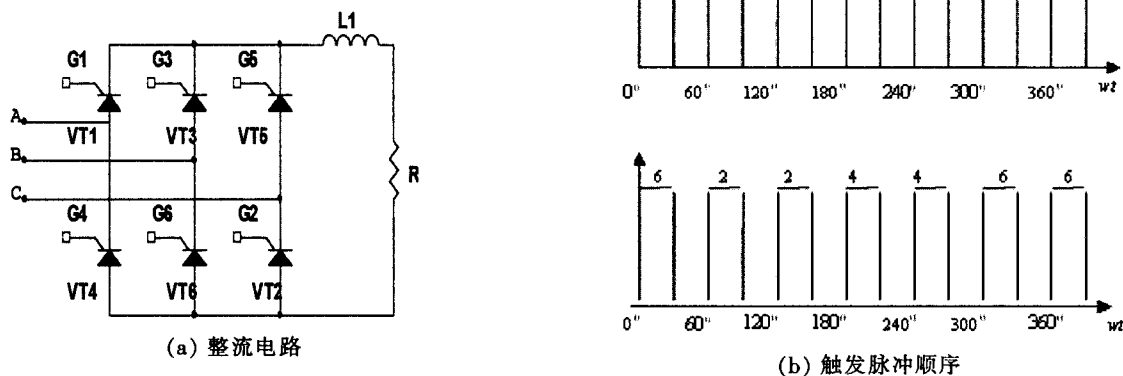


图 1 可控硅电源三相全控桥整流电路和双脉冲触发顺序

锁相环中的压控振荡器(VCO)构成的,电路须外接电容  $C_1$  和电阻  $R$  作为充、放电元件。VCO 的输出频率大小由  $R_1$ 、 $R_2$ 、 $C_1$  和直流电源的大小决定,当  $R_1$ 、 $R_2$ 、 $C_1$  固定的情况下,可调节电源输出电压的大小来控制输出频率,输出电压越大频率越大。

验证。以 A 相为例,如图 4 所示:输入数据 data(对应图 3 中的 Out)在 data\_clk 的上升沿有效时,以串行数据方式输入到 10 位移位寄存器中,当 10 个输入周期过后,数据全部送入并被锁存,同时计算出相应的移相角(pulse\_data),这时同步信号 syn\_a1 或 syn\_a2 被作为移相计数器的启动信号,一旦同步信号的上升沿到来,便开始启动移相计数器。当计数(count)达到 pulse\_data 时启动脉冲计数器,产生移相脉冲 out\_pulse1、out\_pulse2,所以 A、B、C 三相便产生了 6 路触发脉冲,然后经补脉冲形成和分配后形成 6 路双窄脉冲输出。其中 syn\_A1、syn\_A2 分别为 A 相正、负半周经过光电耦合器后产生的同步信号。

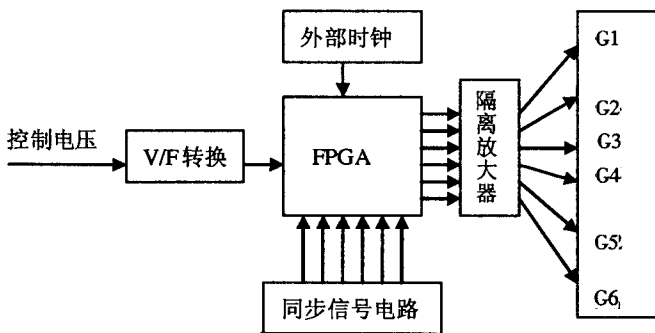


图 2 数字移相触发电路的系统结构图

1.2 FPGA 中触发脉冲的形成原理<sup>[3]</sup>

FPGA 中脉冲形成电路主要由 3 路相同的模块组成,每个模块(从底层模块到顶层模块)有其对应的源代码文件(Verilog HDL 文件)、网表文件,并在 ISE 软件中进行仿真测试,再下载到 FPGA(采用 Xilinx 公司的 XC4025E 芯片)器件中,最后利用示波器进行波形

1.2.1 触发脉冲形成电路

以 Syn\_A1 到 Out\_pulse1 过程为例。该电路主要是由一个 T 触发器和一个带进位的 512 位计数器构成。同步信号由 Syn\_A1 输入,脉冲信号 data 由 CLK 端输入。Syn\_A1 信号作为 T 触发器的复位信号, Syn\_A1 信号低电平时, T 触发器输出“0”电平。T 触发器的输出取反后与 Syn\_A1 相与,作为计数器的复位信号(低电平复位),当 CNM256 的输入由“0”变“1”时,计数器开始计数;记数到 255 时, CNM256 计数器

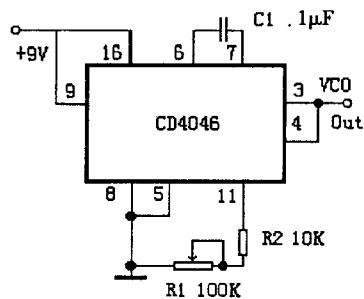


图 3 V/F 转换电路图

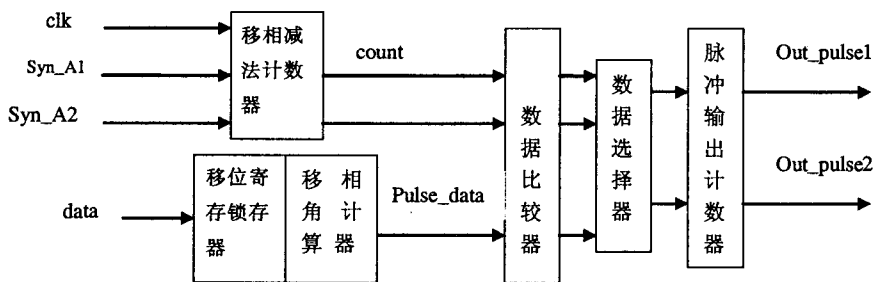


图 4 触发脉冲形成原理图

输出进位窄脉冲信号,同时自动清零。进位窄脉冲信号输入到 T 触发器,由于 T 端接高电平“1”信号,所以在进位脉冲的上升沿开始,T 触发器输出高电平,此高电平又将计数器复位,以便于下个脉冲到来时能重新计数。

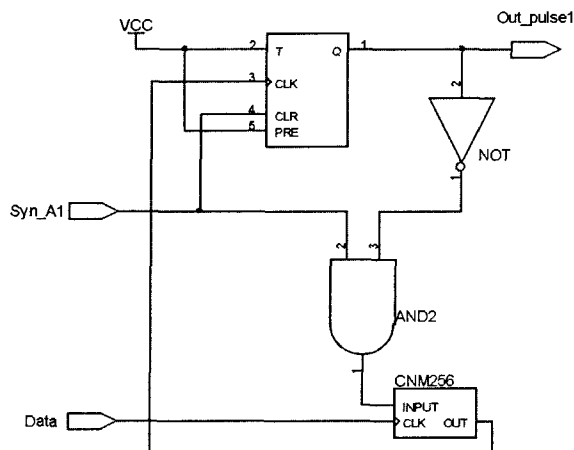


图 5 脉冲形成电路图

1.2.2 脉冲形成仿真图

利用 ISE 对该模块进行仿真,其输入、输出仿真波形 ( $\alpha=\pi/3$ ) 如图 6 所示,脉冲的宽度可由外部时钟 (Clk) 的频率来调整,仿真时外部时钟频率为 25kHz。Syn\_A1、syn\_A2 分别为 A 相正、负半周所形成的同步信号,频率为 50Hz;out-pulse1、out-pulse2 分别为

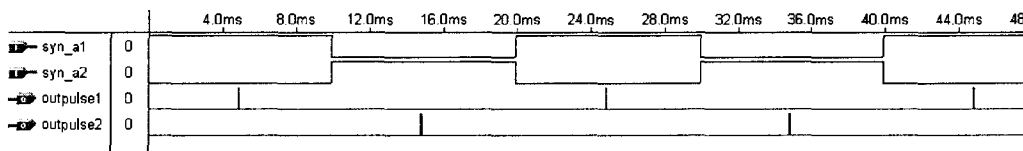


图 6 A 相正、负半周产生的触发脉冲

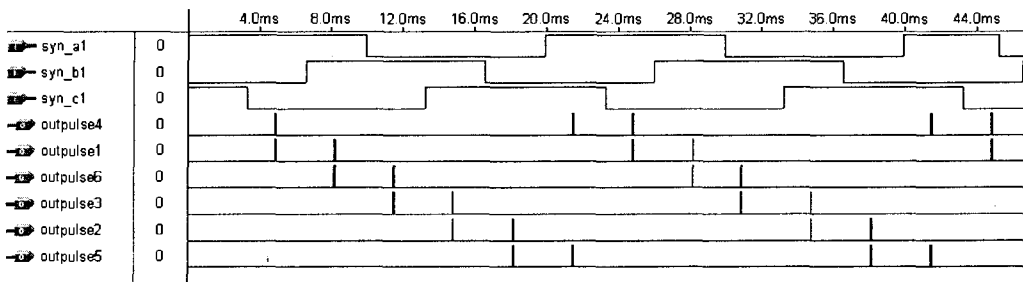


图 7 6 路双窄脉冲波形

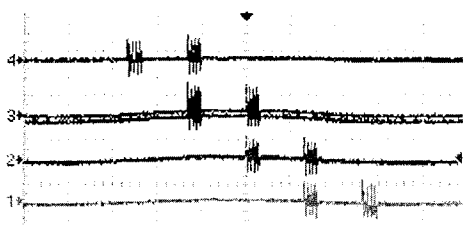


图 8  $VT_6$ 、 $VT_1$ 、 $VT_2$ 、 $VT_3$  的触发脉冲图 ( $\alpha=0^\circ$ )

syn\_A1、syn\_A2 形成的触发脉冲。

1.2.3 补脉冲形成

此模块完成补脉冲形成及脉冲分配功能。为了保证整流桥合闸后共阴极组和共阳极组各有一晶闸管导电,必须对两组中应导通的一对晶闸管同时发触发脉冲。晶闸管导通顺序如图 1,形成的双窄脉冲波形如图 7 所示 ( $\alpha=\pi/3$ )。

2 实验验证及结论

试验中 FPGA 采用 Xilinx 公司的 XC4025E 芯片,压频转换器采用 CD4046 芯片,同步信号电路中光耦采用 TLP521-1 芯片。

由于试验用的示波器只有 4 踪,无法同时测六路脉冲信号,可分组测量,  $T_w > 1.6ms$ 。图 8 为试验所测的  $VT_6$ 、 $VT_1$ 、 $VT_2$ 、 $VT_3$  的双窄脉冲触发信号。脉冲宽度  $T_w > 1.6ms$ ,脉冲电流峰值  $I_c > 400mA$ ,各相脉冲不平衡度小于  $1^\circ$  (与电网电压不对称度有关);移相范围为  $0\sim 150^\circ$ 。

图 9 为当负载为  $30\Omega$ 、控制角  $\alpha=0^\circ$  时的电压波形,图中 2 为负载电压波形,1 为可控硅  $VT_1$  (可参照图 1) 电压波形。该触发电路设计方案已初步应用于等离子体物理研究所“等离子体裂解煤制乙炔”项目。主电路可控硅元件采用  $KP_{800}$ ,要求控制级触发电流不小于  $200mA$ ,脉冲宽度不小于  $20\mu s$ ,而触发电路产生的

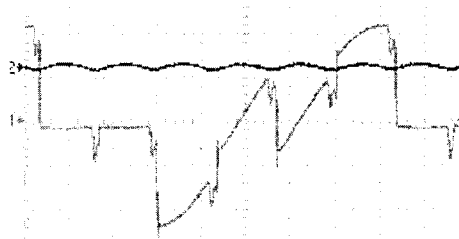


图 9 当负载为  $30\Omega$ ,控制角  $\alpha=0^\circ$  时的电压波形

(下转第 56 页)

$C_7$  充电时快速关断  $Q_3$ 。这样输出端既能得到输出信号的频率达到要求,也提高了输出电压。二极管  $D_3$ 、 $D_4$  场效应管截止,为保护场效应管而提供的续流通道。根据场效应管的工作特性,负载上获得的输出功率较大。开关管两端的激励信号波形如图 7 所示。

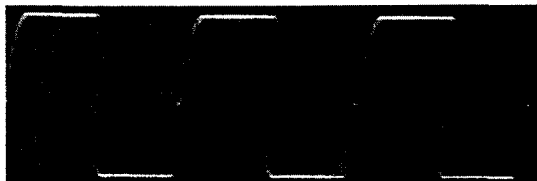


图 7 开关场效应管的漏极输出波形

### 3 结论

通过大量实验室及现场实验,结果表明整体设计的电路能够产生所要的频率信号。根据实际需要,运用相同的思路,或用单片机编程得到其他频率方波信号。在进行升压电路的处理时,出现正负电压相差比较大,这主要是由脉冲变压器引起的。如果想得到比较精确的对称电压,可以采用高精度变压器。当然,也可以使用现成的 DC/DC 模块,只是 DC/DC 模块的变比和输入/输出电压有工作范围限制。开关信号是方波信号,方波含有各次谐波,需要输出之前增加选频滤波电路,然后再通过阻抗匹配电路把信号加在故障电缆上。实验过程中的频率信号波形与开关管两端输出波形如图 8 所示;频率信号波形与加在电缆上的信号波形如图 9 所示。

### 参 考 文 献

- [1] 雷林源. 城市地下管线探测与测漏 [M]. 冶金工业出版社,2003:20-34.
- [2] 周凤林,洪利波. 城市地下管线探测技术手册[M]. 中国建筑工业出版社,1998.

(上接第 59 页)

脉冲宽度  $T_w > 1.6\text{ms}$ , 脉冲电流峰值  $I_c > 400\text{mA}$ , 因而能很好地满足要求。

该触发电路适用于采用三相桥式全控、三相桥式半控或带平衡电抗器双反星可控硅整流电路的直流调压装置(如直流电源、充电、电镀、电解、电氧化、电机励磁等)中。

### 参 考 文 献

- [1] Cong J, Peck J, Ding Y. RASP: A general logic synthesis system for SRAM-based FPGAs [C]. Proceedings of the 1996 ACM fourth international symposium on FPGAs. New York USA: ACM Press, 1996: 1372143.
- [2] Marquardt A, Betz V, Rose J. Using cluster-based logic blocks and timing-driven packing to improve FPGA speed and density [C]. Proceeding of the 1999 ACM/ SIGDA seventh international symposium on

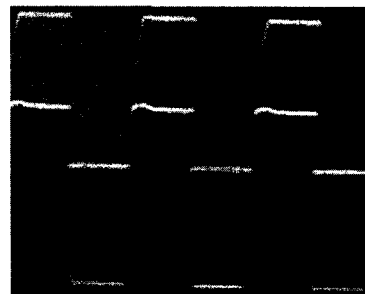


图 8 频率信号波形与开关管输出波形图

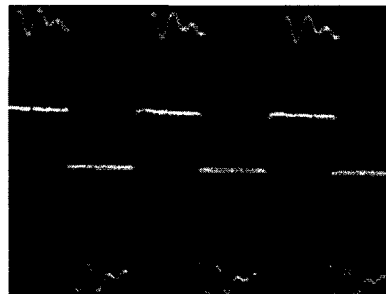


图 9 频率信号波形与加在电缆上的信号波形图

- [3] 林君. 电磁探测技术在工程与环境中的应用现状[J]. 物探与化探, 2000,(3):167-177.
- [4] 孙育才, 王荣兴, 孙华芳. ATMEL 新型 AT89S52 系列单片机及其应用[M]. 清华大学出版社, 2006.
- [5] 康华光. 电子技术基础[M]. 高等教育出版社, 2000.
- [6] R.F. 格拉夫. 电子电路百科全书(第二卷)[M]. 科学出版社, 1989.
- [7] 赵新民. 智能仪器设计基础[M]. 哈尔滨工业大学出版社, 1999.

#### 作者简介:

赵鹏涛(1978-), 男, 汉族, 河南兰考人, 讲师、硕士研究生, 研究方向为导航、制导与控制, 智能仪器仪表等。Email: zxl03786260@163.com  
杨长林(1974-), 男, 安徽无为, 第二炮兵工程学院副教授, 硕士生导师, 研究方向为导航、制导与控制、智能仪器仪表等。

收稿日期: 2007-04-05

(杨长江 编发)

FPGAs. New York, USA: ACM Press, 1999: 37246.

- [3] 杨媛, 等. 三相晶闸管移相触发器 IP 核的开发 [J]. 电力电子技术, 2003,(4).
- [4] 陈木竹, 等. 晶闸管直流稳压器的过流和短路保护[J]. 微特电机, 2004,(8).
- [5] 毛智德, 等. 基于 FPGA 的等精度频率计设计[J]. 电子测量技术, 2006,(4).
- [6] 黄越辉, 等. 基于 CPLD 的电力电子集成化控制器的研究[J]. 电力电子技术, 2004,(2).

#### 作者简介:

夏长远(1979-), 男, 硕士研究生, 专业方向为大功率等离子炬电源的研究。  
孟月东(1959-), 男, 中国科学院等离子体物理研究所研究员, 博士生导师。主要从事的研究工作有: 大功率等离子炬裂解煤制乙炔。

收稿日期: 2007-01-20

(丘源 编发)