

# 基于 CPLD 的线阵 CCD 数据采集系统的开发

广东广州中国科学院南海海洋研究所 LED 实验室(510301) 李 彩

安徽合肥中国科学院安徽光学精密机械研究所(230031) 刘 勇 王 安

**摘 要:** 介绍了基于 CPLD 的线阵 CCD 数据采集系统的软硬件构成、工作原理、结构特点及设计方案,并对系统的测量数据进行了分析。该系统不仅测量精度高、速度快、安全性好,而且可以使以此数据采集系统为核心的测量仪器向小型化、智能化的方向发展。

**关键词:** CPLD CCD 时序发生器 数据采集 数据处理

线阵 CCD (Charge Coupled Device) 越来越广泛地被应用到工业、军事、民用行业。采用 CCD 数据采集卡和微机相结合,对被测图像信息进行快速采样、存储及数据处理,是线阵 CCD 数据采集发展的新方向。配以适当的光学系统,可以实现光-机-电-算一体化设计。

时序发生器(用于产生 CCD 驱动时序和视频信号处理控制时序及 I/O 接口工作控制时序)的设计,是 CCD 数据采集电路设计的关键,也是 CCD 应用的关键。随着 CCD 的飞速发展,传统的时序发生器实现方法(如小规模集成电路实现、用 EPROM 实现、基于单片机实现等)已经不能够很好地满足 CCD 应用向高速、小型化、智能化发展的需要。同时,简单的二值化数据处理方法更无法满足 CCD 数据采集系统所需要的高精度、高分辨率的要求。因此,结合实际应用需要,设计了基于复杂可编程逻辑器件(CPLD)的线阵 CCD 数据采集系统。该系统

采用高速半闪速结构 A/D 转换器对视频信号进行硬件处理;在此基础上,将数据采集卡与 PC 机相结合,把数据采集卡采集到的数据经计算机并口送至 PC 机;并采用直线拟合最小二乘法对采集到的图像信息进行高精度处理,实现最终的设计目的。本设计被用于卷烟烟支长度、直径智能在线检测仪中。

## 1 数据采集系统的特点

本数据采集系统的特点主要有:

- (1) 采用高集成度的 EPM7064SLC44 产生系统所需的驱动和控制时序逻辑;
- (2) 由外部 PC 机控制 CCD 积分时间的大小及数据采集卡的工作过程,实现智能化控制;
- (3) 应用了内带采样保持的 8 位高速并行输出 A/D 芯片(TLC5510);
- (4) 通过计算机并口高速传输数据信息;

(接上页)

接收程序会把这些命令存储到 FLASH 的图形区内;图像预置时,程序可以打开一副 BMP 无压缩图像,在图像上有一个大小和位置可改变的矩形框,用来选定传送图像的区域,按下发送命令后,程序提取矩形框内图像的宽高和点阵数据,传送出去。

在对 BMP 图像数据进行提取时,应注意以下几点:第一,大多数 BMP 图像点阵都是倒置的,起始点在左下角。第二,现在 Windows 操作系统下的位图多为与设备无关的位图,256 色及以下位图都带有调色板,调色板每个颜色表示的三字节 RGB 分量按相反的顺序排列,要注意调色板与位图数据的正确对应关系。第三,要把颜色信息转化为本系统能识别的信息。系统采用的液晶屏为 16 位色(用两字节表示),对于 24 位真彩色,要把

RGB 分量由 256 个等级转化为 32 个等级,即把每点的 RGB 分量分别除以 8,再合为两个字节;对于 256 色及以下位图,要先找到每点对应的调色板颜色表示的信息,然后按上面介绍的方法处理即可。这种方法虽然引入一些失真,但失真不大,完全满足应用要求。

## 参考文献

- 1 宋万杰.CPLD 技术及其应用.西安:西安电子科技大学出版社,1999.9
- 2 北京理工大学 ASIC 研究所.VHDL 语言 100 例祥解.北京:清华大学出版社,2001.3
- 3 李现勇.Visual C++串口通信与工程实践.VHDL 语言 100 例祥解.北京:人民邮电出版社,2002.5

(收稿日期:2002-12-28)

## 自动化与仪器仪表

(5)采用直线拟合最小二乘法高精度定位 CCD 图像的边缘点。

### 2 数据采集系统的硬件电路设计

在本系统中,选定 TCD142D 线阵 CCD 作为图像传感器。本系统硬件电路主要由四部分构成:①时序发生器;②CCD 驱动电路;③CCD 视频信号处理;④I/O 接口。在此设计中,TCD142D 的工作频率为 1MHz。

#### 2.1 系统时序发生器的设计<sup>[1-2]</sup>

时序发生器主要产生驱动 CCD 工作的各驱动时序及 CCD 视频信号处理所需的控制时序。TCD142D 的工作时序如图 1 所示<sup>[1]</sup>。

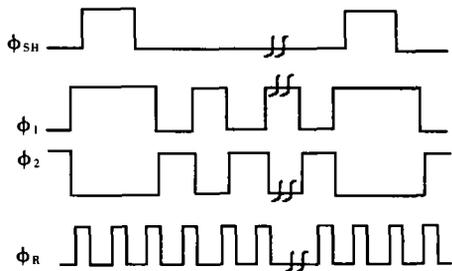


图 1 TCD142D 工作时序图

在本设计中,时序发生器产生的所有驱动和控制时序信号都是在 MAX+PLUS II 开发环境下设计完成并经过编译、校验后在线下载到 CPLD 器件内部的。合适的 CPLD 是根据实际需要在实验过程中选定的。在该数据采集卡的设计中,选用一片 MAX 7000S 系列芯片 EPM7064SLC44 来实现时序发生器的功能。该系列芯片是 ALTERA 公司典型的可通过 JTAG 在线编程的 CPLD 器件。基于 EPM7064SLC44 的时序发生器的工作原理框图如图 2 所示。外部时钟信号作为 CPLD 时序发生器的基准信号,所有时序信号的产生都是以此为基础的。EPM7064SLC44 芯片内部分为两部分:一部分是视频信号处理控制时序发生器,它为 CCD 视频信号处理(如 A/D 转换、数字信号存取等)提供各种同步控制时序;另一部分是 CCD 驱动时序发生器,它根据 TCD142D 的具体驱动时序逻辑的要求,产生 CCD 工作所需的四路驱动信号(RS、SH、 $\phi_1$ 、 $\phi_2$ ),并通过积分控制信号设定不同的 CCD 积分周期(积分周期可变范围为 4ms~64ms,变化步长为 4ms;或 2ms~32ms,变化步长为 2ms),同时它还还为视频信号处理控制时序的产生提供时钟控制信号。图中操作控制命令主要用来控制数据采集系统的工作过程,该数据采集系统有三种工作状态:①数据采集系统初始化;②数据采集过程;③PC 机读取视频信号过程。

由图 2 可以看出,一片 CPLD 可以替代原来的几十个分立元件来实现 CCD 数据采集系统中各种驱动和控制时序逻辑,而且 CPLD 还允许设计编程保密位。采用 CPLD 有利于减小系统电路板的面积、提高系统的安全

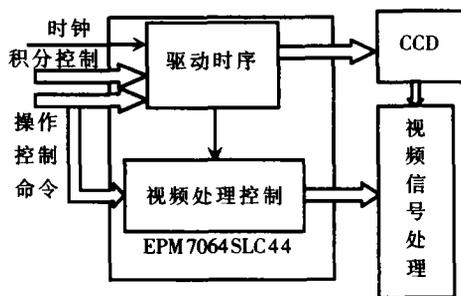


图 2 时序发生器电路原理框图

保密性、降低系统功耗和保证产品的质量<sup>[2]</sup>。总之,时序发生器的可编程特性使其能够最大程度地满足用户的不同要求。

#### 2.2 TCD142D 驱动电路的设计

从 EPM7064SLC44 输出的脉冲波形 RS、SH、 $\phi_1$  和  $\phi_2$  是由基本 TTL 电路产生的,正逻辑为 5V,负逻辑为 0V,而 TCD142D 要求上述信号高电平为 10~12V,低电平为 0V;此外,CCD 为电容性负载,工作频率高时有一定的功耗,因此需对 RS、SH、 $\phi_1$  和  $\phi_2$  进行电平转换和驱动放大。在从 CPLD 的输出引脚获得上述逻辑时序后,通过集成驱动芯片 DS0026 将 RS、SH、 $\phi_1$ 、 $\phi_2$  这四路驱动脉冲驱动放大送至 TCD142D 的相应输入端以驱动 CCD 工作。这样,在 CCD 的输出端将得到与入射光强相对应的模拟视频信号,并且视频信号的输出得到了相应的补偿。

#### 2.3 TCD142D 视频信号处理电路的设计

视频信号处理电路的结构框图如图 3 所示。

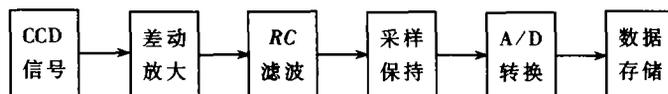


图 3 视频信号处理框图

由 TCD142D 输出端 OS 输出的视频信号有以下特点:

- 负极性信号
- 包含有周期性的复位脉冲串扰
- 有效信号幅值较小,约为 500mV

CCD 输出视频信号的上述特点决定了它不能够直接送入 PC 机进行软件处理,必须先从硬件上对其进行量化处理。模拟视频信号在进行 A/D 转换之前先要进行一系列的预处理,消除视频信号中的驱动脉冲(主要是复位脉冲)及噪声等所造成的干扰,将微弱的负极性视频信号反向、放大。在电路设计中,选用了一片 AD8031 运算放大器,将视频信号及其补偿输出分别送至差动放大器的反相和同相输出端,在进行视频信号放大的同时消除复位脉冲所造成的干扰,并将负极性视频信号转换成正极性。在 AD8031 的输出端接一级 RC 滤

## 自动化与仪器仪表

波器,进一步滤除噪声。经过上述处理后的视频信号被送入 A/D 转换器进行量化。在该数据采集卡的设计中,选用 8 位、高速、并行、半闪速结构 ADC-TLC5510 芯片完成 A/D 转换工作,其内部自带采样保持电路,这在一定程度上简化了外围电路的设计。只要设计合理,TLC5510 的转换速率(最小为 20MHz)完全可以满足 CCD(1MHz)的工作要求。利用 A/D 转换技术将视频信号转换成与之对应的、能够反映图像灰度变化的数字量,提高了测量精度和分辨率;当 TLC5510 的输出使能有效时,就可以将 A/D 转换结果送至 8 位数据线上。在数据存储器(CY6264)写允许及地址有效的前提下,将 8 位 A/D 转换结果实时地存入数据存储器中。

### 2.4 I/O 接口电路的设计

I/O 接口电路的主要功能就是将数据采集卡与 PC 机有机地统一起来。在本系统中,采用 16 脚的插座作为两者之间的接口。两者的通讯主要包括:接收 PC 机发送的各种控制命令;发送数据采集卡的各种状态信号给 PC 机;接收 PC 机发送的数据采集卡积分时间设定命令;传输数据给 PC 机等。

### 3 数据采集系统软件的设计

数据采集系统的软件主要完成的功能有:①PC 机与数据采集卡之间的通讯驱动;②CCD 图像处理,实现最终的设计目的。

#### 3.1 通讯驱动软件的设计<sup>[3]</sup>

数据采集卡的 I/O 接口与 PC 机的打印机并口相连接,通过通讯驱动软件的驱动,基于 CPLD 的线阵 CCD 数据采集卡可以直接接收来自 PC 机的控制命令,或将数据(或状态)经并口传入 PC 机,不需外加其它辅助电路。

该数据采集系统的通讯驱动软件是用 C 语言设计完成的,调用基本的并行接口操作函数。用户可以通过 PC 机并口完成如下工作:(1)将 PC 机发出的控制字写入可编程逻辑器件,控制 CCD 数据采集卡的工作状态;(2)将数据采集卡当前的状态字读入 PC 机;(3)判断数据采集卡工作状态位,在允许 PC 机读取数据的前提下读取外部数据存储器中的数据。因采用标准并行打印机适配器,所以一个字节的数要分两次进行读取,先读低 4 位,再读高 4 位,然后将两部分合并,所得结果存入数据文件。通过 I/O 驱动软件控制,PC 机可以改变和设定 CCD 当前的积分时间及 CCD 当前所处状态。

#### 3.2 数据处理软件的设计<sup>[4]</sup>

数据处理软件的主要目的就是设计恰当的算法,对图像信息进行处理,提取图像的边缘特征,并以此为基础进行高层次的处理,如:特征描述、识别和理解。图像的边缘特征是图像信息最重要的特征,在对 CCD 图像进行处理时,首先要解决好图像的边缘问题。边缘定位精度将直接影响测量结果的精度。

传统的边缘检测算法是考察图像的每个像素在某个邻域内灰度的变化,利用边缘邻近一阶或二阶导数的变化规律来检测边缘。但利用这种方法进行数据处理时,由于受到 CCD 自身的制造工艺和工作原理的影响,其分辨率只能达到一个光敏元大小。故为了进一步提高 CCD 的测量精度和分辨率,选用了直线拟合最小二乘法来确定图像的边缘点。以图像边缘斜坡段梯度最大点为中心,对称地选取斜坡段的  $2n+1$  个点进行直线拟合,以此来提高整个 CCD 数据采集系统的测量精度。采用空间拟合法确定图像边缘点对于减小随机性测量误差是非常有利的。

### 4 数据采集系统的性能评价

在对数据采集系统软硬件设计和测试成功后,将该数据采集系统配以合适的光学成像系统,以直径为 8.00mm(由千分尺测得)的卷烟标准棒为被测物,调整合适的积分时间和光照强度,对卷烟标准棒的直径进行了验证性测量。在同一段时间内对同一被测物进行了 10 次测量,其实验结果如图 4 所示。

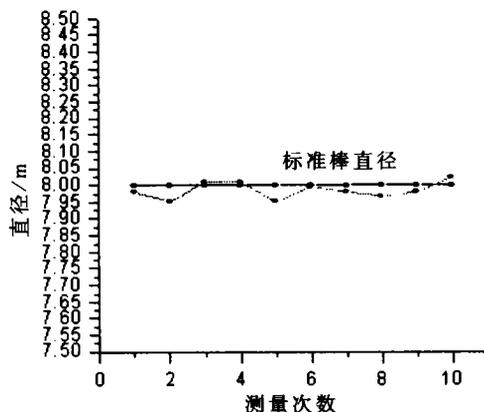


图 4 实验测量结果

实验结果表明,该数据采集系统的测量精度在 0.05mm 之内,变异系数不超过 1%,说明该数据采集系统的测量精度高、重复性好。

### 参考文献

- 1 宋万杰,罗丰,吴顺君. CPLD 技术及其应用. 西安:西安电子科技大学出版社,1999
- 2 王庆有,孙学珠. CCD 应用技术. 天津:天津大学出版社,1993
- 3 Dhananjay V Gadre 著,韩永彬,袁潮译. 并行端口编程. 北京:中国电力出版社出版社,2000
- 4 赵荣椿,赵忠明. 数字图像处理导论. 西安:西北工业大学出版社,1999

(收稿日期:2002-12-28)